

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-110718

(43)Date of publication of application : 12.04.2002

(51)Int.CI.

H01L 21/56

H01L 21/301

(21)Application number : 2000-298941

(71)Applicant : HITACHI LTD
HITACHI HOKKAI
SEMICONDUCTOR LTD

(22)Date of filing : 29.09.2000

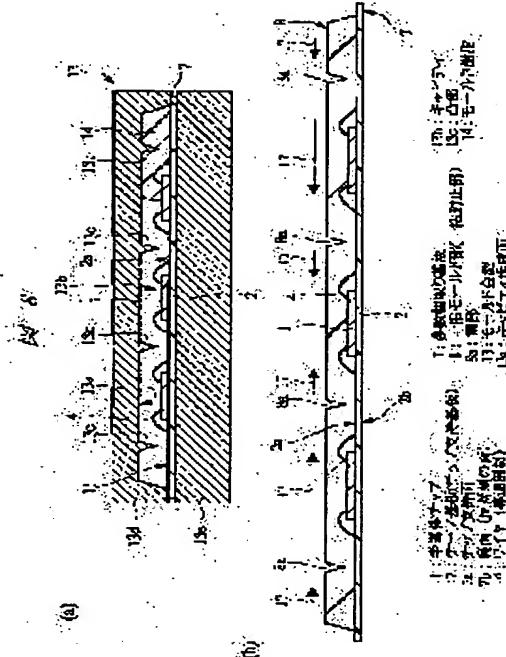
(72)Inventor : FUJISAWA ATSUSHI

(54) MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve assembling by reducing warpage of an in-batch sealing part.

SOLUTION: A semiconductor device comprises a tape board 2 for supporting a semiconductor chip 1, a wire 4 connecting the pad of the semiconductor chip 1 and the connection terminal of the tape board 2, a sealing part for sealing the semiconductor chip 1 by a resin and formed on the chip support face 2a of the tape board 2, and a plurality of soldering balls provided on the rear face 2b of the tape board 2. After subjecting a plurality of device region to batch molding for batch molding by the resin, dicing is made into pieces, a groove part 8a is formed on the surface when a batch mold part 8 is formed by performing the collective molding using a mold metal mold 13 providing a projection part 13c on a cavity forming face 13a, thereby the tension stress of the surface of a batch mold part 8 is relaxed by the groove part 8a during curing contraction of a mold resin 14, and the warp of the batch mold part 8 is reduced, after resin curing.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-110718
(P2002-110718A)

(43)公開日 平成14年4月12日(2002.4.12)

(51) Int.Cl.
H 0 1 L 21/56
21/301

識別記号

F I
H O I L 21/56
21/78

テ-2コ-ト(参考)
T 5F061
L
Q

審査請求 未請求 請求項の数18 OL (全 27 頁)

(21) 出願番号 特願2000-298941(P2000-298941)

(22)出願日 平成12年9月29日(2000.9.29)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目 6 番地

(71) 出願人 000233594
日立北海セミコンダクタ株式会社
北海道亀田郡七飯町字中島145番地

(72) 発明者 藤沢 敦
北海道亀田郡七飯町字中島145番地 日立
北海セミコンダクタ株式会社内

(74) 代理人 100080001
弁理士 筒井 大和

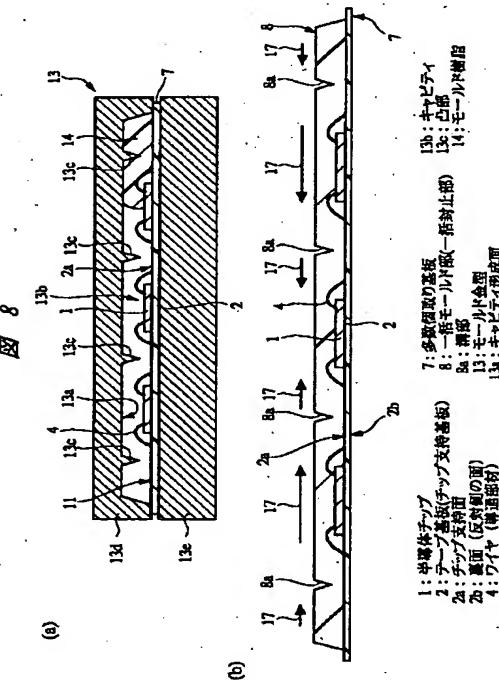
F ターム(参考) 5F061 AA01 BA01 BA03 CA21 DA01

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 一括封止部の反りを低減して組み立て性を向上する。

【解決手段】 半導体チップ1を支持するテープ基板2と、半導体チップ1のパッドとテープ基板2の接続端子とを接続するワイヤ4と、半導体チップ1を樹脂封止し、かつテープ基板2のチップ支持面2aに形成される封止部と、テープ基板2の裏面2bに設けられた複数の半田ポールとからなり、複数のデバイス領域を一括して樹脂モールドする一括モールドを行った後、ダイシングして個片化するものであり、キャビティ形成面13aに凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、一括モールド部8が形成される際にその表面に溝部8aが形成され、これにより、モールド樹脂14の硬化収縮時の一括モールド部8の表面の引っ張り応力を溝部8aによって緩和して樹脂硬化後の一括モールド部8の反りを低減する。



【特許請求の範囲】

【請求項1】 樹脂封止形の半導体装置の製造方法であつて、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 樹脂封止形の半導体装置の製造方法であつて、複数のデバイス領域を有するチップ支持基板とこのチップ支持基板を支持するフレーム部材とからなるフレーム搬送体を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 樹脂封止形の半導体装置の製造方法であつて、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チッ

プ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に複数の溝部が形成された一括封止部を形成する工程と、

前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項4】 請求項1、2または3記載の半導体装置の製造方法であつて、前記キャビティ形成面に複数の前記凸部が網の目状に設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に網の目状に前記溝部が形成された一括封止部を形成した後、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に前記溝部が網の目状に形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項5】 樹脂封止形の半導体装置の製造方法であつて、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】 樹脂封止形の半導体装置の製造方法であ

って、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって溝部が形成された一括封止部を形成する工程と、

前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項7】 樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板とこのチップ支持基板を支持するフレーム部材とからなるフレーム搬送体を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、

前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して個片化する工程とを有することを特徴とする半導体装置の製造方法。

【請求項8】 樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面の複数種類の半導体装置サイズに応じたダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、

それぞれの半導体装置サイズに応じたダイシングラインに対応した箇所の前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項9】 樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面にダイシングラインとは異なった向きに複数の溝部が形成された一括封止部を形成する工程と、

前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面にダイシングラインとは異なった向きに複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項10】 樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チッ

チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に形成箇所ごとに異なった深さの溝部が形成された一括封止部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項11】樹脂封止形の半導体装置の製造方法であって、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって前記ダイシングラインに対応した箇所の溝部が前記内側領域の溝部より深く形成された一括封止部を形成する工程と、

前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有することを特徴とする半導体装置の製造方法。

【請求項12】請求項11記載の半導体装置の製造方法であって、前記一括封止部の前記ダイシングラインに対応した箇所に形成される溝部の深さを、前記一括封止部の厚さの約1/2に形成することを特徴とする半導体装置の製造方法。

【請求項13】請求項11または12記載の半導体装置の製造方法であって、前記一括封止部においてその表面の前記内側領域に形成される溝部を、前記導通部材で

あるワイヤによって形成されたワイヤループに到達しない深さに形成することを特徴とする半導体装置の製造方法。

【請求項14】樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成する長方形のキャビティ形成面に2種類の高さの格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、長方形の表面のダイシングラインに対応した箇所に前記凸部によって幅方向に平行な溝部が長手方向に平行な溝部より深く形成された一括封止部を形成する工程と、

2種類の深さの溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項15】樹脂封止形の半導体装置の製造方法であって、

複数のデバイス領域を有するチップ支持基板を準備する工程と、

前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、

前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、

前記キャビティによって前記複数のデバイス領域を一括に覆った状態でモールド樹脂を供給して前記半導体チップを樹脂封止して一括封止部を形成する工程と、

前記モールド樹脂を硬化させて前記一括封止部を形成した後、前記一括封止部の表面に溝部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項16】請求項15記載の半導体装置の製造方法であって、前記一括封止部の表面への前記溝部の形成は、前記モールド樹脂を硬化させて前記一括封止部を形成した後、外部端子であるパンプ電極の前記チップ支持

基板への取り付け前にダイシング用のブレードによって行うことを特徴とする半導体装置の製造方法。

【請求項17】樹脂封止形の半導体装置の製造方法であって、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うようにポッティング樹脂を塗布して前記ポッティング樹脂によって前記半導体チップを樹脂封止して一括封止部を形成する工程と、前記ポッティング樹脂を硬化させて前記一括封止部を形成した後、前記一括封止部の表面に溝部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項18】請求項1乃至17の何れか1項に記載の半導体装置の製造方法であって、前記チップ支持基板としてテープ基板を用いることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に半導体装置の歩留りおよび品質向上に適用して有効な技術に関する。

【0002】

【従来の技術】半導体集積回路が形成された半導体チップを有する半導体装置（半導体パッケージ）において、外部端子としてバンプ電極（例えば、半田ボール）が設けられ、かつ半導体チップを支持するチップ支持基板を備えたものの一例として、CSP（Chip Scale Package）やBGA（Ball Grid Array）などが知られている。

【0003】そのうち、前記CSPは、チップサイズもしくは半導体チップより僅かに大きい程度の小形かつ薄形のものであり、チップ支持基板の一方の面すなわちチップ支持面に半導体チップが搭載され、かつこのチップ支持面側をモールドによって樹脂封止して、そこに封止部が形成される構造のものが開発されている。

【0004】したがって、薄形化や耐熱性およびモールド樹脂との密着性などを考慮して前記チップ支持基板として、ポリイミド基材からなる薄膜のテープ基板を用いることが多い。

【0005】さらに、ポリイミド基材からなるテープ基板を用いて製造されるCSPの生産効率を向上して低コスト化を図る技術として、一括モールド方法が考案されている。

【0006】前記一括モールド方法は、テープ基板に対応した複数のデバイス領域が区画されて連なって形成された多数個取り基板を用い、それぞれに半導体チップが搭載された複数のデバイス領域を一括に覆う状態でモールドによって樹脂封止して一括封止部を形成する方法であり、樹脂封止後、ダイシングを行って多数個取り基板および一括封止部をデバイス領域単位に分割（個分化）するものである。

【0007】ここで、一括モールド方法を用いて組み立てられる半導体パッケージおよびその製造方法については、例えば、特開2000-12745号公報にその記載がある。

【0008】

【発明が解決しようとする課題】ところが、前記一括モールド方法では、複数のデバイス領域を一括してモールドするため、これによって形成された一括封止部の面積が大きくなり、かつ一括封止部は比較的薄く形成されており、その結果、一括封止部に反りが発生する。

【0009】これにより、モールド後の組み立て工程における半田ボール（バンプ電極）搭載性やテープ基板の切断性が低下することが問題となる。

【0010】したがって、一括モールドによって形成される一括封止部では反りへの対策技術が必須となるが、前記特開2000-12745号公報には、一括モールドによって形成される面積の大きな一括封止部の反りに関する記載および反りへの対策の記載が無く、一括封止部の反りに対して考慮されていない。

【0011】本発明の目的は、一括封止部の反りを低減して歩留り向上および原価低減を図る半導体装置の製造方法を提供することにある。

【0012】また、本発明のその他の目的は、品質の向上を図る半導体装置の製造方法を提供することにある。

【0013】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0014】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0015】すなわち、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った

状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、前記凸部によって表面に溝部が形成された一括封止部を形成する工程と、前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【0016】本発明によれば、モールド樹脂の硬化収縮時の表面の引っ張り応力を溝部によって低減することができ、その結果、樹脂硬化後の一括封止部の反りを低減できる。

【0017】これにより、モールド後の製造工程における組み立て性を向上でき、その結果、半導体装置の歩留りを向上でき、かつ原価低減化を図ることができる。

【0018】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面にダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【0019】本発明によれば、一括封止部が形成される際にその表面のダイシングラインに対応した箇所に溝部が形成されるため、モールド樹脂の硬化収縮時の表面の引っ張り応力を溝部によって低減することができ、その結果、樹脂硬化後の一括封止部の反りを低減できる。

【0020】さらに、一括封止部においてダイシングラインに対応した箇所に溝部が形成されることにより、一括封止部がある程度反っている際に、モールド後のダイシング工程でブレードの押し付け力によって一括封止部に付与される応力を、ダイシングラインに対応した溝部に集中させることができ、これにより、一括封止部の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングラインに対応した溝部に形成できる。

【0021】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において

複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって溝部が形成された一括封止部を形成する工程と、前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【0022】さらに、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成するキャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面の複数種類の半導体装置サイズに応じたダイシングラインに対応した箇所に前記凸部によって溝部が形成された一括封止部を形成する工程と、それぞれの半導体装置サイズに応じたダイシングラインに対応した箇所の前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【0023】本発明によれば、一括封止部に複数種類の半導体装置サイズのそれぞれのダイシングラインに対応した溝部を形成できるため、半導体装置の種々の大きさに対応させて1つのモールド金型を用いることができ、その結果、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【0024】また、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティと、このキャビティを形成するキャビティ形成面にダイシングラインおよびその周囲に対応した複数種類の高さの凸部とが設けられたモールド金型を用いて、前記キャビティによ

つて前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、表面のダイシングラインに対応した箇所とその内側領域とに前記凸部によって前記ダイシングラインに対応した箇所の溝部が前記内側領域の溝部より深く形成された一括封止部を形成する工程と、前記ダイシングラインに対応した前記溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割して封止部の表面に複数の前記溝部が形成された半導体装置を組み立てる工程とを有するものである。

【0025】さらに、本発明の半導体装置の製造方法は、複数のデバイス領域を有するチップ支持基板を準備する工程と、前記デバイス領域に半導体チップを搭載する工程と、前記半導体チップの表面電極とこれに対応する前記チップ支持基板の電極とを導通部材によって接続する工程と、前記チップ支持基板のチップ支持面側において複数のデバイス領域を一括に覆うキャビティとこのキャビティを形成する長方形のキャビティ形成面に2種類の高さの格子状の凸部とが設けられたモールド金型を用いて、前記キャビティによって前記複数のデバイス領域を一括に覆う工程と、前記キャビティによって前記複数のデバイス領域を一括に覆った状態で前記キャビティにモールド樹脂を供給して前記半導体チップを樹脂封止するとともに、長方形の表面のダイシングラインに対応した箇所に前記凸部によって幅方向に平行な溝部が長手方向に平行な溝部より深く形成された一括封止部を形成する工程と、2種類の深さの溝部に沿って前記デバイス領域単位に前記チップ支持基板および前記一括封止部を分割する工程とを有するものである。

【0026】本発明によれば、一括封止部の長方形の表面のダイシングラインに対応した箇所に長方形の幅方向に平行な溝部を長手方向に平行な溝部より深く形成できる。これによって、縦横の比率が異なった表面を有する長方形の一括封止部の場合においても、反り易い長手方向の一括封止部の反りを低減することができる。

【0027】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0028】図1は本発明の実施の形態の半導体装置の製造方法によって組み立てられる半導体装置(CSP)の構造の一例を示す図であり、(a)は平面図、(b)は底面図、図2は図1に示すCSPの構造を示す断面図、図3は図1に示すCSPの製造に用いられるチップ支持基板の構造の一例を示す図であり、(a)は平面図、(b)は(a)のA部の詳細構造を示す拡大部分平面図、図4は図1に示すCSPの製造における組み立て

手順の一例を示す製造プロセスフロー図、図5は図1に示すCSPの製造に用いられるフレーム搬送体の構造とその組み立て方法の一例を示す部分平面図、図6は図1に示すCSPの製造方法におけるダイボンディング状態の一例を示す部分断面図、図7は図1に示すCSPの製造方法におけるワイヤボンディング状態の一例を示す部分断面図、図8は図1に示すCSPの製造方法における一括モールド状態の一例を示す断面図であり、(a)はモールド樹脂充填時、(b)は樹脂硬化時、図9は図1に示すCSPの製造方法における一括モールド後のフレーム搬送体の状態の一例を示す部分拡大平面図、図10は図1に示すCSPの製造方法におけるパンプ搭載後の状態の一例を示す側面図、図11は図1に示すCSPの製造方法におけるダイシング状態の一例を示す断面図であり、(a)はダイシング前、(b)はダイシング後である。

【0029】図1、図2に示す本実施の形態の半導体装置は、半導体チップ1を支持するチップ支持基板が薄膜のテープ基板2であり、ここでは、このテープ基板2のチップ支持面2a側において半導体チップ1がモールドによって樹脂封止されたチップサイズもしくはそれより若干大きい程度の半導体パッケージであるCSP9を取り上げて説明する。

【0030】また、テープ基板2のチップ支持面2aと反対側の面(以降、裏面2bという)には、図1(b)、図2に示すように、外部端子として複数の半田ボール(パンプ電極)3が中央部を除いてマトリクス配置で設けられている。

【0031】なお、本実施の形態のCSP9は、図5に示すようなフレーム搬送体11のフレーム部材11aに取り付けられた多数個取り基板7を用いて、ダイシングライン7bによって区画形成された複数のデバイス領域7aを一括に覆う状態で樹脂モールドし(以降、これを一括モールドという)、これによって形成された図9および図10に示す一括モールド部(一括封止部)8をモールド後にダイシングして個片化したものである。

【0032】CSP9の構造を説明すると、半導体チップ1を支持する薄膜のフィルム状のテープ基板2と、半導体チップ1の表面電極であるパッド1aとこれに対応するテープ基板2の接続端子(電極)2cとを接続するワイヤ(導通部材)4と、半導体チップ1およびワイヤ4を樹脂封止し、かつテープ基板2のチップ支持面2aに形成される封止部6と、テープ基板2の裏面2bに外部端子として設けられた複数のパンプ電極である半田ボール3とから構成されている。

【0033】なお、CSP9は、一括モールドを行った後、ダイシングして個片化されるものであり、その際、図8(a)に示すモールド金型13の上型13dのキャビティ13bを形成するキャビティ形成面13aに、図5に示すダイシングライン7bに対応した箇所に突起部

である凸部13cが形成され、これにより、モールド時にこの凸部13cによって一括モールド部8に図10に示す溝部8aが形成され、この溝部8aに沿ってダイシングを行うことにより、溝部8aの一部である図2に示す傾斜部6aが、ダイシング後、封止部6の表面の周縁角部に形成されたものである。

【0034】ただし、図8(a)では、モールド金型13の上型13dにキャビティ形成面13aが形成され、かつこのキャビティ形成面13aに凸部13cが形成されている場合を示しているが、モールド金型13の上下を反対にし、モールド金型13の下型13eにキャビティ形成面13aに形成され、かつ下型13eのキャビティ形成面13aにダイシングライン7bに対応した凸部13cが形成されていてもよい。

【0035】ここで、一括モールドに用いられる図8(a)に示すモールド樹脂14は、例えば、熱硬化性のエポキシ樹脂などであり、これによって一括モールド部8が形成され、さらに、ダイシングによって個片化されて封止部6が形成される。

【0036】また、テープ基板2は、CSP9の薄形化、モールド樹脂14との密着性、耐熱性および耐吸湿性などを考慮したものが好ましく、例えば、ポリイミドテープなどからなる薄膜の配線基板であるが、エポキシ系の樹脂などを基材に用いたものであってもよい。

【0037】さらに、テープ基板2には、図3(a)、(b)に示すように、そのチップ支持面2aに銅箔などからなる複数のバンブランド2e、接続端子2cおよび配線部2dが形成されており、それぞれバンブランド2eとこれに対応する接続端子2cとが配線部2dによって結線されている。

【0038】なお、テープ基板2の裏面2bには、複数のバンブランド2eのそれぞれが露出しており、そこに半田ポール3がそれぞれ配置される。

【0039】また、図2に示すように、半導体チップ1は、例えば、シリコンなどによって形成され、かつその正面1bに半導体集積回路が形成されるとともに、正面1bの周縁部には表面電極である複数のパッド1aが形成されている。

【0040】さらに、半導体チップ1は、エポキシ系の絶縁性接着材（非導電性の熱硬化性または熱可塑性の接着材など）であるダイボンド材5によってテープ基板2のチップ支持面2aのほぼ中央付近に固着されている。

【0041】また、ワイヤボンディングによって接続されるワイヤ4は、例えば、金線やアルミニウム線などであり、半導体チップ1のパッド1aとこれに対応するテープ基板2の接続端子2cとを接続している。

【0042】さらに、テープ基板2の接続端子2cに導通して接続された外部端子である複数の半田ポール3は、テープ基板2の裏面2bにその中央部を除いてマトリクス配置で設けられており、したがって、半導体チッ

プ1のパッド1aとこれに対応する外部端子である半田ポール3とがワイヤ4および接続端子2cさらに配線部2dおよびバンブランド2eを介して接続されている。

【0043】次に、本実施の形態の半導体装置であるCSP9の製造方法を、図4に示すプロセスフロー図にしたがって説明する。

【0044】なお、本実施の形態のCSP9の製造方法は、チップ支持基板として薄膜のフィルム状のテープ基板2を用いる場合であり、複数のテープ基板2がマトリクス配置で繋がって形成された図5に示す多数個取り基板7を用い、この多数個取り基板7に区画形成された複数の同サイズのデバイス領域であるデバイス領域7aを一括に覆う状態で樹脂モールドして、その後、ダイシングによって個片化してCSP9を製造するものである。

【0045】まず、図4のステップS1に示すフレーム搬送体準備を行う。

【0046】ここでは、半導体チップ1を支持可能な複数（本実施の形態では9つ）のテープ基板2を有し、かつ図5に示すように、各々のテープ基板2に対応する9つのデバイス領域7aが区画形成された多数個取り基板7と、この多数個取り基板7を支持するフレーム部材11aとからなるフレーム搬送体11を準備する。

【0047】その際、まず、複数（本実施の形態では9つ）のデバイス領域7aである薄膜のテープ基板2が3行×3列のマトリクス配置で繋がって設けられた多数個取り基板7を複数有するテープ状の多連ベース基板12を用意する。

【0048】さらに、この多連ベース基板12を、図5に示すように、個々の多数個取り基板7ごとに切断分離し、それぞれの多数個取り基板7を銅などからなるフレーム部材11aに貼り付けてフレーム搬送体11を形成する。

【0049】すなわち、フレーム搬送体11は、複数の多数個取り基板7と、これらの多数個取り基板7が張り付けられるフレーム部材11aとからなる。

【0050】なお、フレーム搬送体11の準備については、前記形成方法により半導体製造工程内で組み立ててもよいし、予め外部で形成されたフレーム搬送体11を納入してもよい。

【0051】ここで、複数のデバイス領域7aを有する多連ベース基板12の製造方法について説明する。

【0052】まず、多連ベース基板12の基材は、例えば、ポリイミドやエポキシなどの絶縁性樹脂からなり、さらに、この基材に、接着材を貼り付ける。なお、前記接着材を使用せずに熱圧着を行ってもよい。

【0053】その後、それぞれのデバイス領域7aのバンブランド配置箇所に打ち抜き金型またはレーザなどを用いて貫通孔2f（図2参照）を形成し、そこに銅箔などの導体を接着する。

【0054】なお、基材に前記導体を貼り付けた後、打

ち抜き金型またはレーザなどを用いて貫通孔2fを形成してもよい。

【0055】その後、エッティングにより、配線パターンを形成する。これによって、パンプランド2e、配線部2dおよび接続端子2cが形成される。

【0056】なお、配線部2bおよび接続端子2cとの接触を避けるために、半導体チップ1が搭載される領域の配線部2bおよび接続端子2c上に（例えば、ソルダレジスト膜などによる）絶縁層を形成するようにしてもよい。

【0057】さらに、接続端子2cにワイヤボンディング可能なめっき（例えば、Ni-Au、Ni-Pd-Au、Ni-PdまたはNi-Snなど）を被覆して、図5に示す多連ベース基板12を形成する。

【0058】その後、多連ベース基板12をそれぞれの多数個取り基板7ごとに切断分離し、エポキシ系の接着剤などを用いてそれぞれの多数個取り基板7をフレーム部材11aの所定箇所に貼り付け、これによって、フレーム搬送体11を完成させる。

【0059】なお、フレーム搬送体11を用いてCSP9を組み立てることにより、組み立て工程における搬送性およびハンドリング性を向上できる。

【0060】その後、図4のステップS2に示すダイボンディングを行う。

【0061】その際、主面1bに所望の半導体集積回路が形成された半導体チップ1を準備し、フレーム搬送体11の図5に示す多数個取り基板7のデバイス領域7aに、図2に示すダイボンド材5を塗布して図6に示すように半導体チップ1を搭載する。

【0062】なお、ダイボンド材5は、例えば、絶縁接着材（非導電性の熱硬化性または熱可塑性の接着材）などであり、このダイボンド材5と半導体チップ1の裏面1cとを接合する。

【0063】その後、ステップS3に示すワイヤボンディングを行う。

【0064】ここでは、図2に示すように、半導体チップ1の主面1bの周縁部に設けられた表面電極であるパッド1aと、これに対応するテープ基板2に形成された接続端子2c（電極）とを、図7に示すように、金線などのワイヤ4（導通部材）を用いたワイヤボンディングによって接続する。

【0065】ワイヤボンディング後、ステップS4に示す一括モールドを行う。

【0066】その際、まず、図8(a)に示すような、多数個取り基板7のチップ支持面2a側において複数の図5に示すデバイス領域7aを一括に覆うキャビティ13bと、このキャビティ13bを形成するキャビティ形成面13aに図5に示すダイシングライン7bに対応した格子状の突起部である凸部13cとが設けられたモールド金型13を準備する。

【0067】なお、本実施の形態は、トランスファーモールド用のモールド金型13を用いる場合であり、上型13dと下型13eとからなるモールド金型13のうち、上型13dにキャビティ13bを形成するキャビティ形成面13aが形成され、このキャビティ形成面13aにダイシングライン7bに対応した格子状の凸部13cが設けられている。

【0068】さらに、一括モールドによって図10に示す一括封止部である一括モールド部8を形成する際に、一括モールド部8のダイシングライン7bに対応した箇所に形成される溝部8aの深さを、一括モールド部8の厚さの約1/2程度に形成することが好ましい。

【0069】したがって、モールド金型13の上型13dのキャビティ形成面13aに形成される凸部13cも、キャビティ13bの深さの約1/2程度の高さにすることが好ましい。

【0070】ただし、凸部13cの高さは、キャビティ13bの深さの約1/2程度に限定されるものではなく、それ以上であっても、また、それ以下であってもよい。

【0071】その後、図8(a)に示すように、モールド金型13の上型13dと下型13eとの間に、キャビティ13b内に半導体チップ1とワイヤ4とが配置されるようにフレーム搬送体11をセットし、1つのキャビティ13bによって図5に示す複数（本実施の形態では9つ）のデバイス領域7aを一括に覆う。

【0072】この状態で、キャビティ13b内にモールド樹脂14を供給してキャビティ13b内にモールド樹脂14を充填させ、これにより、半導体チップ1とワイヤ4とを樹脂封止する。

【0073】なお、モールド樹脂14として、例えば、エポキシ系の熱硬化性樹脂などを用いる。

【0074】その後、モールド樹脂14を硬化させて図8(b)に示す一括モールド部8を形成する。その際、一括モールド部8には、その表面のダイシングライン7b（図5参照）に対応した箇所にモールド金型13の凸部13cによって溝部8aが形成される。

【0075】したがって、この溝部8aが形成されたことにより、樹脂硬化時の一括モールド部8のレジン収縮17による反りが開放され、その結果、フレーム搬送体11における一括モールド部8の反りが低減（緩和）される。

【0076】また、溝部8aによって囲まれた個々のデバイス領域7aの内側では、樹脂硬化時のレジン収縮による反りは発生するが、個々のデバイス領域7aは一括モールド部8と比較して狭いため、個々のデバイス領域7a内では組み立て性を大きく低下させるほど反りは発生しない。

【0077】これにより、一括モールドを終了する。

【0078】なお、モールド後には、図9に示すよう

に、モールド樹脂14によるランナ15が形成されているため、ランナ15を一括モールド部8との接合部付近で折り曲げて取り除く。

【0079】その後、図4のステップS5に示すパンプ搭載を行って、図10に示すように、多数個取り基板7の図2に示す各テープ基板2の裏面2bに外部端子である半田ボール（パンプ電極）3を取り付ける。

【0080】その際、半田ボール3を、図3に示すテープ基板2のパンプランド2eに、例えば、赤外線リフローなどによって溶融させて取り付ける。

【0081】なお、半田ボール3の取り付けについては、一括モールド後のダイシング前に行っててもよいし、あるいは、ダイシング後に行っててもよい。

【0082】その後、ステップS6に示すダイシングを行う。

【0083】ここでは、一括モールド部8に形成された溝部8aに沿って図5に示すデバイス領域7a単位に多数個取り基板7および一括モールド部8を分割して個片化する。

【0084】その際、まず、図11(a)に示すように、一括モールド部8の表面にダイシングテープ16を貼り付け、ダイシングステージ上に固定する。その後、図11(b)に示すダイシング用の切断刃であるブレード10を用いてフルダイシングによって切断（個片化）を行う。

【0085】これにより、CSP9が製造される。

【0086】なお、ダイシング時には、テープ基板2側からブレード10を挿入して切断することにより、ダイシング時にテープ基板2の剥離の発生を防止することができる。

【0087】本実施の形態の半導体装置（CSP9）の製造方法によれば、以下のような作用効果が得られる。

【0088】すなわち、キャビティ形成面13aに凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、一括モールド部8が形成される際にその表面に溝部8aが形成される。したがって、モールド樹脂14の硬化収縮時の一括モールド部8の表面の引っ張り応力を溝部8aによって低減（緩和）して、図8(b)に示すように、レジン収縮17を小さくすることができ、その結果、樹脂硬化後の一括モールド部8の反りを低減できる。

【0089】これにより、モールド後の製造工程における組み立て性を向上できる。例えば、モールド後の組み立て工程における半田ボール3の搭載性やテープ基板2（多数個取り基板7）の切断性などの低下を防止できる。

【0090】その結果、CSP9の歩留りを向上でき、これによって、原価低減化を図ることができる。さらに、モールド後の製造工程における組み立て性を向上できるため、品質上のトラブルの発生も低減でき、したが

って、CSP9の品質向上を図ることができる。

【0091】なお、本実施の形態の場合、キャビティ形成面13aにダイシングライン7bに対応した格子状の凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、一括モールド部8が形成される際にその表面のダイシングライン7bに対応した箇所に溝部8aが形成される。

【0092】これによって、モールド樹脂14の硬化収縮時の一括モールド部8の表面の引っ張り応力を溝部8aによって低減（緩和）することができ、その結果、図8(b)に示すレジン収縮17を小さくできる。

【0093】したがって、樹脂硬化後の一括モールド部8の反りを低減できる。

【0094】さらに、一括モールド部8においてダイシングライン7bに対応した箇所に溝部8aが形成されることにより、一括モールド部8がある程度反っている際に、モールド後のダイシング工程でブレード10の押し付け力によって一括モールド部8に付与される応力を、ダイシングライン7bに対応した溝部8aに集中させることができる。

【0095】これにより、一括モールド部8の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングライン7bに対応した溝部8aに形成でき、その結果、個々のCSP9の封止部6にクラックが形成されることを防止できる。

【0096】また、一括モールド部8のダイシングライン7bに対応した箇所に形成される溝部8aの深さを一括モールド部8の厚さの約1/2以下に形成することにより、モールド時のモールド樹脂14のキャビティ13b内での流れが妨げられることなく、一括モールド部8の反りを低減できる。

【0097】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0098】例えば、前記実施の形態では、一括モールド部8において複数の同サイズのデバイス領域7a(CSP9)に対してそれぞれのダイシングライン7bに対応した箇所に溝部8aが形成される場合を説明したが、図12の変形例に示すように、溝部8aを複数種類のCSPサイズに応じたダイシングライン7bに対応した箇所に形成してもよい。

【0099】すなわち、キャビティ形成面13aに複数種類のCSPサイズのダイシングライン7bに対応した格子状の凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、表面の複数種類のCSPサイズに応じたダイシングライン7bに対応した箇所に凸部13cによって溝部8aが形成された一括モールド部8を形成できる。

【0100】図12に示す変形例の一括モールド部8では、溝部8aのうち、例えば、6mm×6mmの大きさのCSP9用の溝部8aがAサイズCSP用溝部18であり、12mm×12mmの大きさのCSP9用の溝部8aがBサイズCSP用溝部19となっており、それぞれのCSP9の大きさに応じて溝部8aに沿ってダイシングを行う。

【0101】これによって、一括モールド部8に複数種類のCSPサイズのそれぞれのダイシングライン7bに対応した溝部8a（図12ではAサイズCSP用溝部18とBサイズCSP用溝部19のこと）を形成できるため、CSP9の種々の大きさに対応させて1つのモールド金型13を用いることができ、その結果、CSP9のサイズに関係なくモールド金型13の共通化を図ることができる。

【0102】また、前記実施の形態では、一括モールド部8における溝部8aが、ダイシングライン7bに対応した箇所のみに形成されている場合を説明したが、溝部8aは、図13の変形例の一括モールド部8に示すように、ダイシングライン7b（図5参照）に対応した箇所のみに限らず、これに加えてその内側領域に形成してもよい。

【0103】すなわち、キャビティ形成面13aにダイシングライン7bおよびその周囲に対応した複数の凸部13cが設けられたモールド金型13を用いて一括モールドを行うものであり、表面のダイシングライン7bに対応した箇所とその内側領域とに溝部8aが形成された一括モールド部8を形成するものである。

【0104】図13に示す変形例の一括モールド部8では、ダイシングライン7bに対応した箇所の格子状の溝部8aの内側領域に網の目状（メッシュ状）の溝部8aを形成したものである。

【0105】これにより、一括モールド部8が形成される際にその表面のダイシングライン7bに対応した箇所とさらにその内側領域とに溝部8aが形成されるため、ダイシングライン7bの溝部8aだけでなくその内側領域に形成された溝部8aによってもモールド樹脂14の硬化収縮時の引っ張り応力を低減することができ、したがって、一括モールド部8の反りをさらに低減できる。

【0106】また、一括モールド部8に形成される溝部8aの深さについては、1種類に限らず、例えば、ダイシングライン7bに対応する箇所とそれ以外の箇所とで深さを変えてよく、溝部8aの形成箇所ごとに複数種類以上の深さの溝部8aを形成してもよい。

【0107】すなわち、キャビティ形成面13aにダイシングライン7bおよびその周囲に対応した複数種類の高さの凸部13cが設けられたモールド金型13を用い、特に、ダイシングライン7bに対応した凸部13cがその周囲の凸部13cより高く形成されたモールド金型13を用いて一括モールドを行うことにより、一括モ

ールド部8の表面のダイシングライン7bに対応した箇所とその内側領域とでダイシングライン7bに対応した箇所の溝部8aを内側領域の溝部8aより深く形成できる。

【0108】ただし、ダイシングライン7bに対応する箇所以外の箇所すなわちダイシングライン7bの内側領域に形成される溝部8aは、ワイヤ4によって形成されたワイヤループに到達しない深さに形成する。

【0109】そこで、図14に示す変形例の一括モールド部8は、ダイシングライン7bに対応した箇所の溝部8a（傾斜部6a）とその内側領域の溝部8aとで深さを変えたものであり、ダイシングライン7bに対応する溝部8a（傾斜部6a）を前記内側領域の溝部8aより深く形成し、かつ前記内側領域に形成される溝部8aをワイヤループに到達しない深さに形成する。

【0110】例えば、図14の変形例では、一括モールド部8の厚さを0.6mm程度とすると、傾斜部6aの深さ（長さ）が、約0.3mm程度であり、前記内側領域に形成される溝部8aの深さが約50～100μm程度である。

【0111】これによって、ダイシングライン7bに対応した箇所の溝部8aの方が深さが深いため、ダイシング時にブレード10によってかかる応力を、ダイシングライン7bに対応した溝部8aにさらに集中させることができ、その結果、一括モールド部8の表面にかかる応力をさらに緩和できる。

【0112】したがって、個々のCSP9の封止部6にクラックが形成されることをさらに防止できる。

【0113】また、一括モールド部8においてその表面の前記内側領域に形成される溝部8aをワイヤ4によるワイヤループに到達しない深さに形成することにより、ワイヤ4を確実に樹脂封止でき、ワイヤ露出を防ぐことができる。

【0114】その結果、CSP9の品質を向上できる。

【0115】また、一括モールド部8の表面に設けられる溝部8aは、ダイシングライン7bに無関係に複数設けられていてもよい。

【0116】そこで、図15に示す変形例の一括モールド部8は、キャビティ形成面13aに複数の凸部13cが設けられたモールド金型13を用いて一括モールドを行った形成されたものである。例えば、一括モールド部8の表面にダイシングライン7bに無関係にダイシングライン7bとは異なった向きに複数の溝部8aが設けられている場合であり、細かなピッチで網の目状（メッシュ状）に多数の溝部8aが形成されている。

【0117】これにより、一括モールド部8の表面に多数の溝部8aが形成されるため、一括モールド部8の反りを低減できる。さらに、この場合、モールド金型13においてダイシングライン7bに無関係に複数の凸部13cを設けることができるため、CSP9の大きさなど

に関わらずモールド金型13のキャビティ形成面13aにほぼ均等に分散させて凸部13cを設けることができる。

【0118】したがって、CSP9の種々の大きさに対応させて1つのモールド金型13を用いることができ、これにより、CSP9のサイズに関係なくモールド金型13の共通化を図ることができる。

【0119】また、キャビティ形成面13aに多数の凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、一括モールド部8が形成される際にその表面に多数の溝部8aが形成され、その結果、個片化されたCSP9の封止部6の表面に複数の溝部8aを形成できる。

【0120】これによって、個々のCSP9における反りも低減できる。

【0121】また、前記実施の形態では、デバイス領域7aが3行×3列にマトリクス配置された多数個取り基板7を用いた場合を説明したが、例えば、3行×5列（または5行×3列でもよい）のマトリクス配置された長方形の多数個取り基板7を用いた際には、図16に示す変形例のように、一括モールド部8が長方形となり、その長手方向に対しての反りが大きくなることが推察される。

【0122】そこで、長方形のキャビティ形成面13aに2種類の高さ（長手方向に平行な凸部13cと幅方向に平行な凸部13cとで幅方向に平行な凸部13cの方が高さが高い）の格子状の凸部13cが設けられたモールド金型13を用いて一括モールドを行うことにより、長方形の一括モールド部8においてその表面のダイシングライン7bに対応した箇所に長方形の幅方向に平行な溝部8a（図17（b）参照）を長手方向に平行な溝部8a（図17（a）参照）より深く形成できる。

【0123】これによって、縦横の比率が異なった表面を有する長方形の一括モールド部8の場合であっても、反り易い長手方向の一括モールド部8の反りを低減することができる。

【0124】また、前記実施の形態では、複数のデバイス領域7aがマトリクス配置で形成された多数個取り基板7がフレーム部材11aに取り付けられたフレーム搬送体11を用いてCSP9を製造する場合について説明したが、フレーム搬送体11は必ずしも用いなくてもよく、多数個取り基板7のみを用いて一括モールドを行ってもよい。

【0125】この場合、多連ベース基板12の周囲部に開口部を設けるなどして、多連ベース基板12自体に搬送体としての機能を持たせることにより、フレーム搬送体11を有する多数個取り基板7の代わりとすることができます。

【0126】また、前記実施の形態では、一括モールド部8に溝部8aを形成する際に、キャビティ形成面13

aに凸部13cが設けられたモールド金型13を用いてモールド工程で溝部8aを形成する場合について説明したが、一括モールドによって樹脂封止を行い、モールド樹脂14を硬化させて一括モールド部8を形成した後にその表面の所望箇所に溝部8aを形成してもよい。

【0127】その際、外部端子である半田ボール3（バンプ電極）のテープ基板2への取り付け前にダイシング用のブレード10によって溝部8a形成を行うことが好ましい。

【0128】すなわち、ブレード10を備えたダイシング装置によって、一括モールド後、ボール付けの前に一括モールド部8に溝部8aを形成するものである。

【0129】この方法によると、樹脂硬化時のレジン収縮によって発生する応力に伴って一括モールド部8に反りが発生するが、その後の半田ボール3の搭載やダイシング工程の前に溝部8aを形成し、前記応力を開放して反りを低減することにより、前記実施の形態の場合とほぼ同様の作用効果を得ることができる。

【0130】また、前記実施の形態では、一括モールドが、モールド金型13を用いたransformerモールドによって行われる場合について説明したが、前記一括モールドは、ポッティング樹脂を塗布して行うポッティング方式であってもよい。

【0131】すなわち、多数個取り基板7のチップ支持面2a側において複数のデバイス領域7aを一括に覆うようにポッティング樹脂を塗布して前記ポッティング樹脂によって半導体チップ1を樹脂封止して一括モールド部8を形成し、その後、一括モールド部8の表面に溝部8aを形成するものである。

【0132】また、前記実施の形態では、テープ基板2が、ポリイミドなどの薄膜の基板からなる場合を説明したが、テープ基板2は、ポリイミド以外の他の材質のものであってもよい。

【0133】さらに、前記実施の形態では、半導体装置がCSP9の場合について説明したが、前記半導体装置は、複数のテープ基板2を有する多数個取り基板7を用いて一括モールド後に、ダイシングされて個片化されるタイプの半導体装置であれば、CSP9以外のBGAなどの他の半導体装置であってもよい。

【0134】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0135】（1）キャビティ形成面に凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の表面に溝部が形成される。したがって、モールド樹脂の硬化収縮時の表面の引っ張り応力を低減することができ、樹脂硬化後の一括封止部の反りを低減できる。これにより、モールド後の製造工程における組み立て性を向上できる。その結果、半導体装置の歩

留りを向上でき、これによって、原価低減化を図ることができる。

【0136】(2) モールド後の製造工程における組み立て性を向上できるため、品質上のトラブルの発生も低減でき、半導体装置の品質向上を図ることができる。

【0137】(3) キャビティ形成面に複数の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の反りを低減できるとともに、この場合、ダイシングラインに無関係に複数の凸部を設けることができるため、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【0138】(4) キャビティ形成面に複数の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、個片化された半導体装置の封止部の表面に複数の溝部を形成できる。その結果、個々の半導体装置における反りも低減できる。

【0139】(5) 一括封止部においてダイシングラインに対応した箇所に溝部が形成されることにより、モールド後のダイシング工程でブレードの押し付け力によって一括封止部に付与される応力を、ダイシングラインに対応した溝部に集中させることができる。これにより、一括封止部の表面にかかる応力を緩和できるとともに、クラックが形成されるとしてもダイシングラインに対応した溝部に形成できる。その結果、個々の半導体装置の封止部にクラックが形成されることを防止できる。

【0140】(6) キャビティ形成面に複数種類の半導体装置サイズのダイシングラインに対応した格子状の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部に複数種類の半導体装置サイズのそれぞれのダイシングラインに対応した溝部を形成できる。これにより、半導体装置の種々の大きさに対応させて1つのモールド金型を用いることができ、その結果、半導体装置のサイズに関係なくモールド金型の共通化を図ることができる。

【0141】(7) 長方形のキャビティ形成面に2種類の高さの格子状の凸部が設けられたモールド金型を用いて一括モールドを行うことにより、一括封止部の長方形のダイシングラインに対応した箇所に長方形の幅方向に平行な溝部を長手方向に平行な溝部より深く形成できる。これによって、長方形の一括封止部の場合であっても、反り易い長手方向の一括封止部の反りを低減することができる。

【図面の簡単な説明】

【図1】(a), (b) は本発明の実施の形態の半導体装置の製造方法によって組み立てられる半導体装置(CSP)の構造の一例を示す図であり、(a) は平面図、(b) は底面図である。

【図2】図1に示すCSPの構造を示す断面図である。

【図3】(a), (b) は図1に示すCSPの製造に用いられるチップ支持基板の構造の一例を示す図であり、

(a) は平面図、(b) は(a)のA部の詳細構造を示す拡大部分平面図である。

【図4】図1に示すCSPの製造における組み立て手順の一例を示す製造プロセスフロー図である。

【図5】図1に示すCSPの製造に用いられるフレーム搬送体の構造とその組み立て方法の一例を示す部分平面図である。

【図6】図1に示すCSPの製造方法におけるダイボンディング状態の一例を示す部分断面図である。

【図7】図1に示すCSPの製造方法におけるワイヤボンディング状態の一例を示す部分断面図である。

【図8】(a), (b) は図1に示すCSPの製造方法における一括モールド状態の一例を示す断面図であり、(a) はモールド樹脂充填時、(b) は樹脂硬化時である。

【図9】図1に示すCSPの製造方法における一括モールド後のフレーム搬送体の状態の一例を示す部分拡大平面図である。

【図10】図1に示すCSPの製造方法におけるパンプ搭載後の状態の一例を示す側面図である。

【図11】(a), (b) は図1に示すCSPの製造方法におけるダイシング状態の一例を示す断面図であり、(a) はダイシング前、(b) はダイシング後である。

【図12】図11に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図13】図11に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図14】図1に示すCSPに対する変形例のCSPの構造を示す断面図である。

【図15】図11に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図16】図11に示す一括封止部に対する変形例の一括封止部の構造を示す平面図である。

【図17】(a), (b) は図16に示す変形例の一括封止部の断面構造を示す部分拡大断面図であり、(a) は図16のB-B線に沿う断面、(b) は図16のC-C線に沿う断面である。

【符号の説明】

1 半導体チップ

1 a パッド(表面電極)

1 b 主面

1 c 裏面

2 テープ基板(チップ支持基板)

2 a チップ支持面

2 b 裏面(反対側の面)

2 c 接続端子(電極)

2 d 配線部

2 e パンプランド

2 f 貫通孔

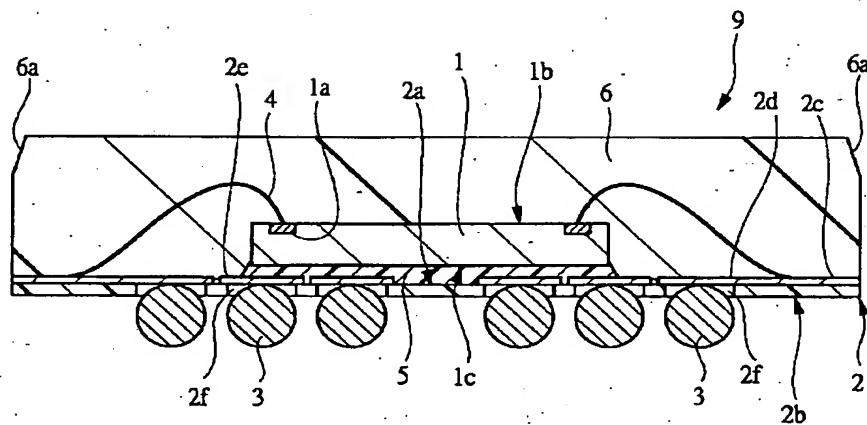
3 半田ボール(パンプ電極)

4 ワイヤ (導通部材)
 5 ダイボンド材
 6 封止部
 6a 傾斜部
 7 多数個取り基板
 7a デバイス領域
 7b ダイシングライン
 8 一括モールド部 (一括封止部)
 8a 溝部
 9 C S P (半導体装置)
 10 ブレード
 11 フレーム搬送体
 11a フレーム部材

12 多連ベース基板
 13 モールド金型
 13a キャビティ形成面
 13b キャビティ
 13c 凸部
 13d 上型
 13e 下型
 14 モールド樹脂
 15 ランナ
 16 ダイシングテープ
 17 レジン収縮
 18 A サイズ C S P 用溝部
 19 B サイズ C S P 用溝部

【図2】

図 2

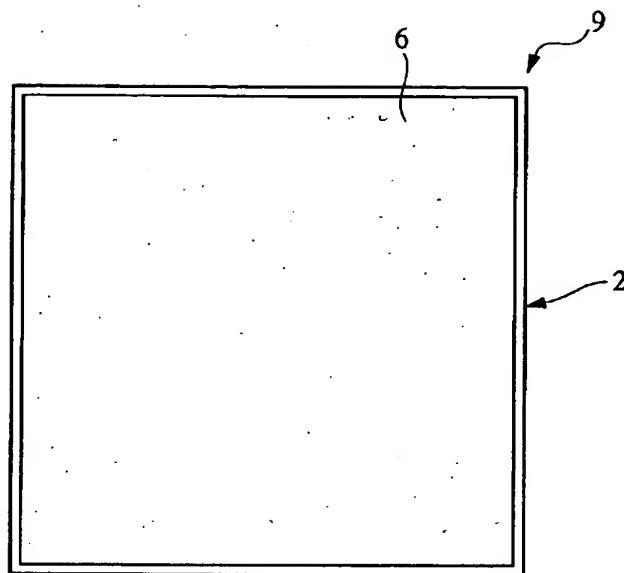


1a : パッド (表面電極)
 2c : 接続端子 (電極)

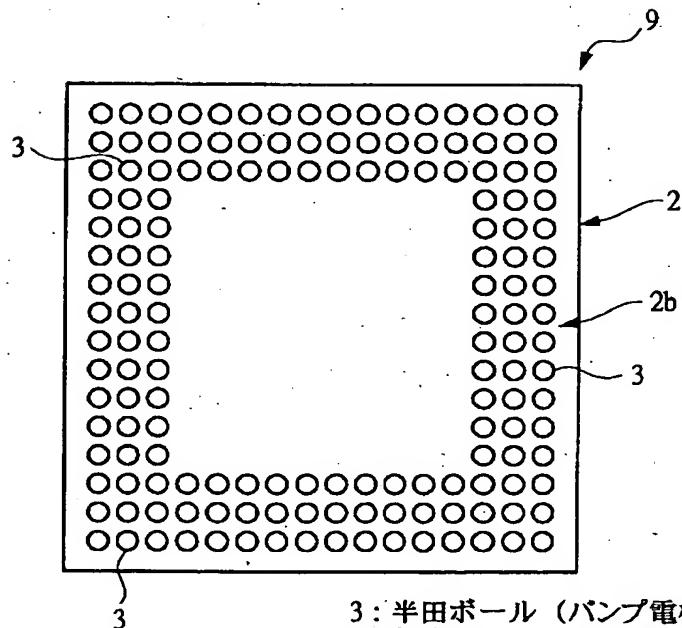
【図1】

図 1

(a)



(b)



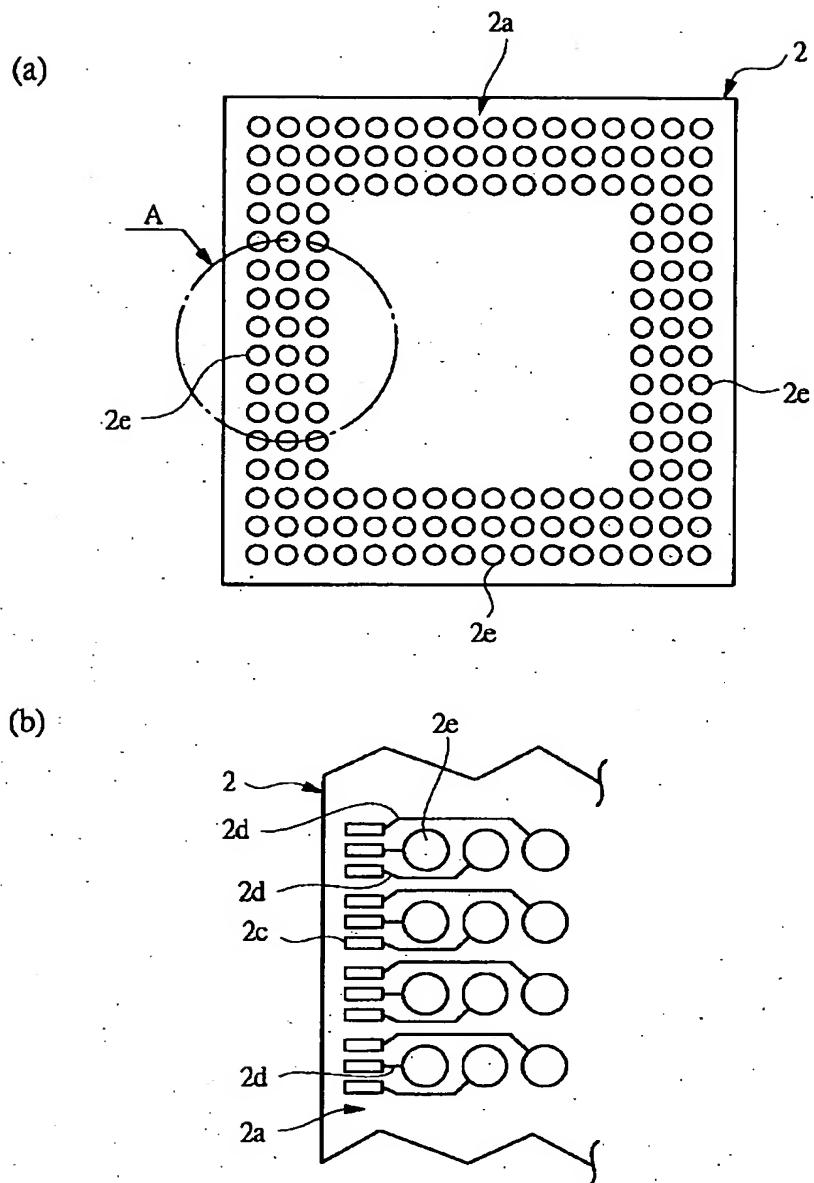
3: 半田ボール (バンプ電極)

6: 封止部

9: CSP (半導体装置)

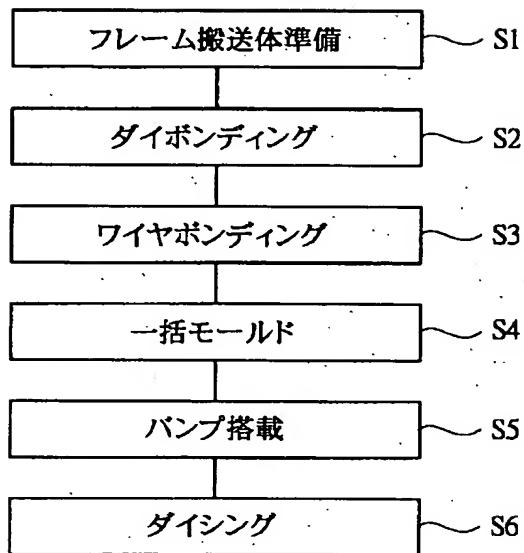
【図3】

図 3



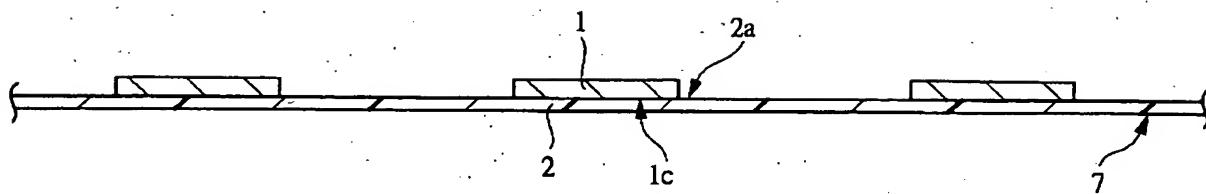
【図4】

図 4



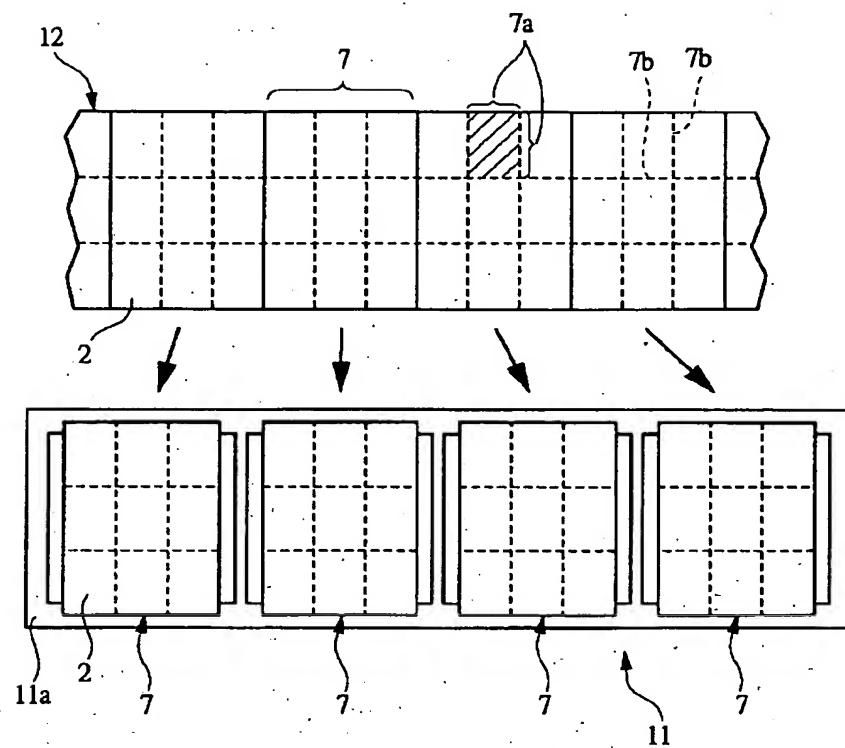
【図6】

図 6



【図5】

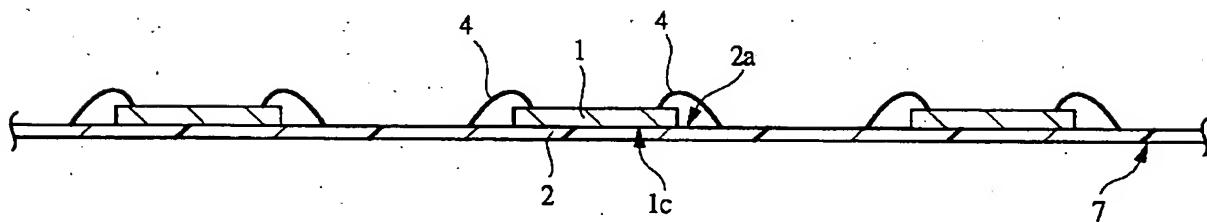
図 5



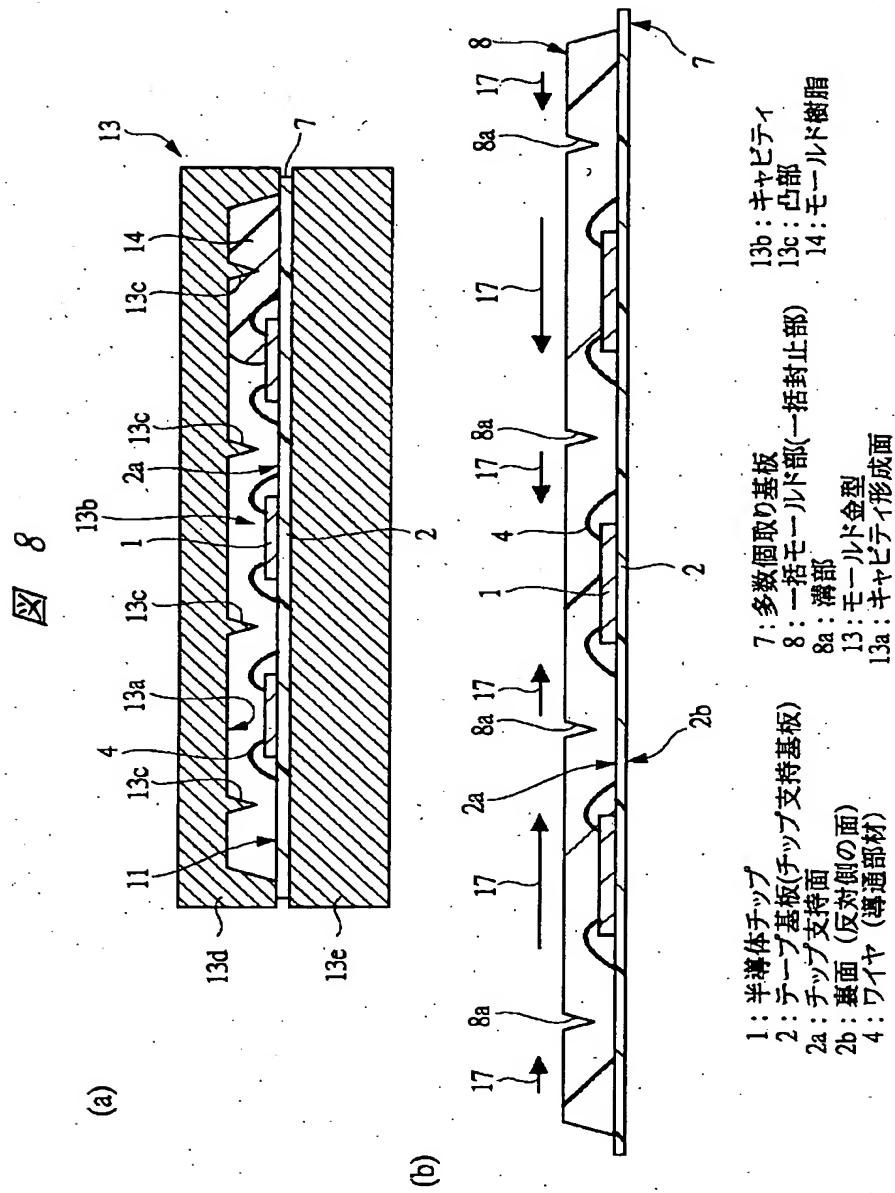
7a: デバイス領域
 7b: ダイシングライン
 11: フレーム搬送体
 11a: フレーム部材

【図7】

図 7

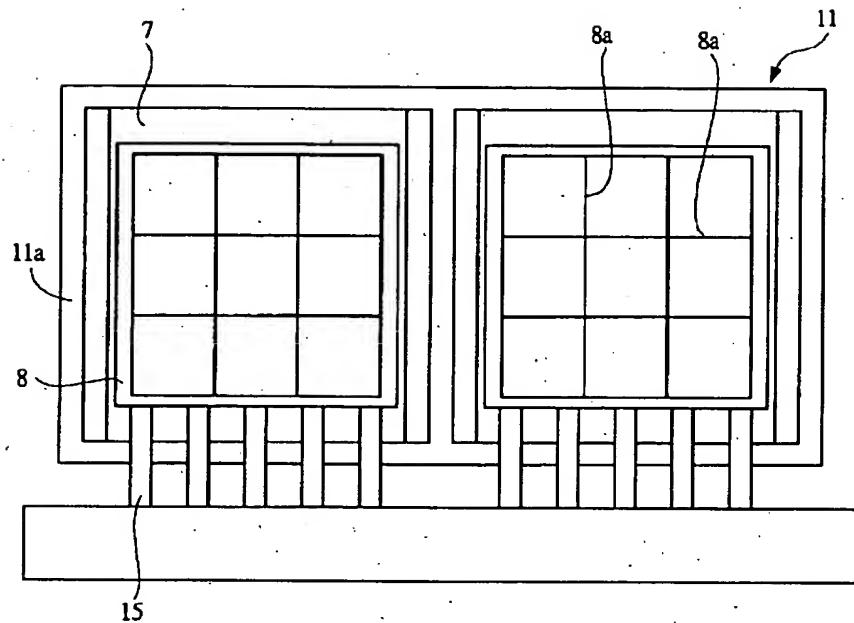


【図8】



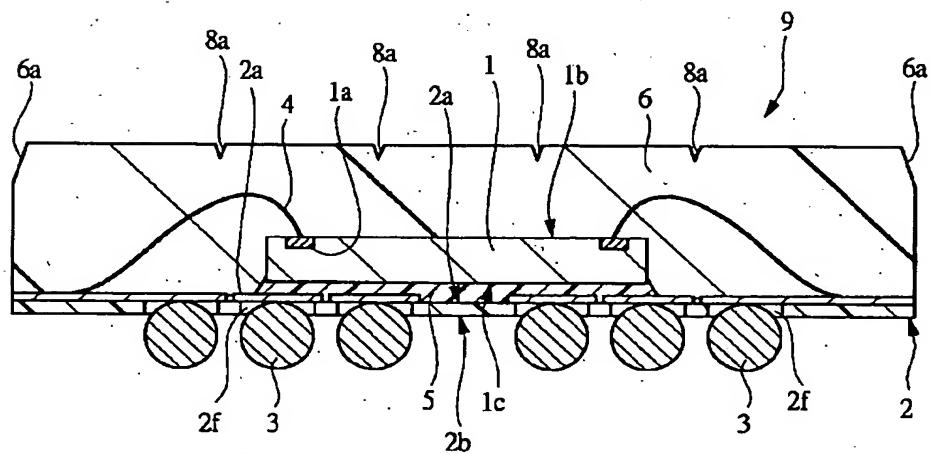
【図9】

図 9



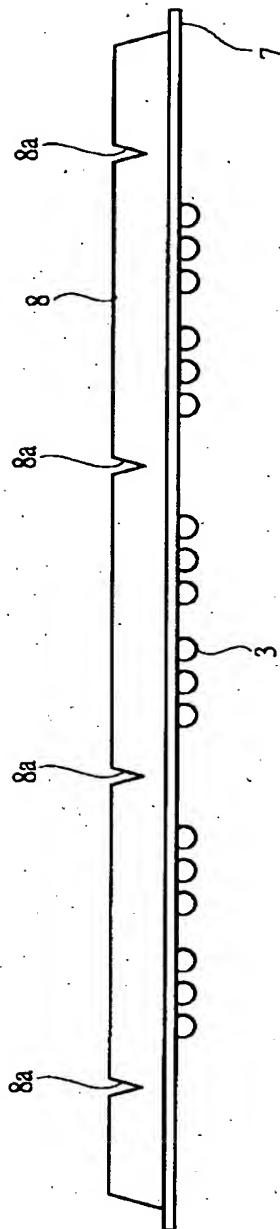
【図14】

図 14



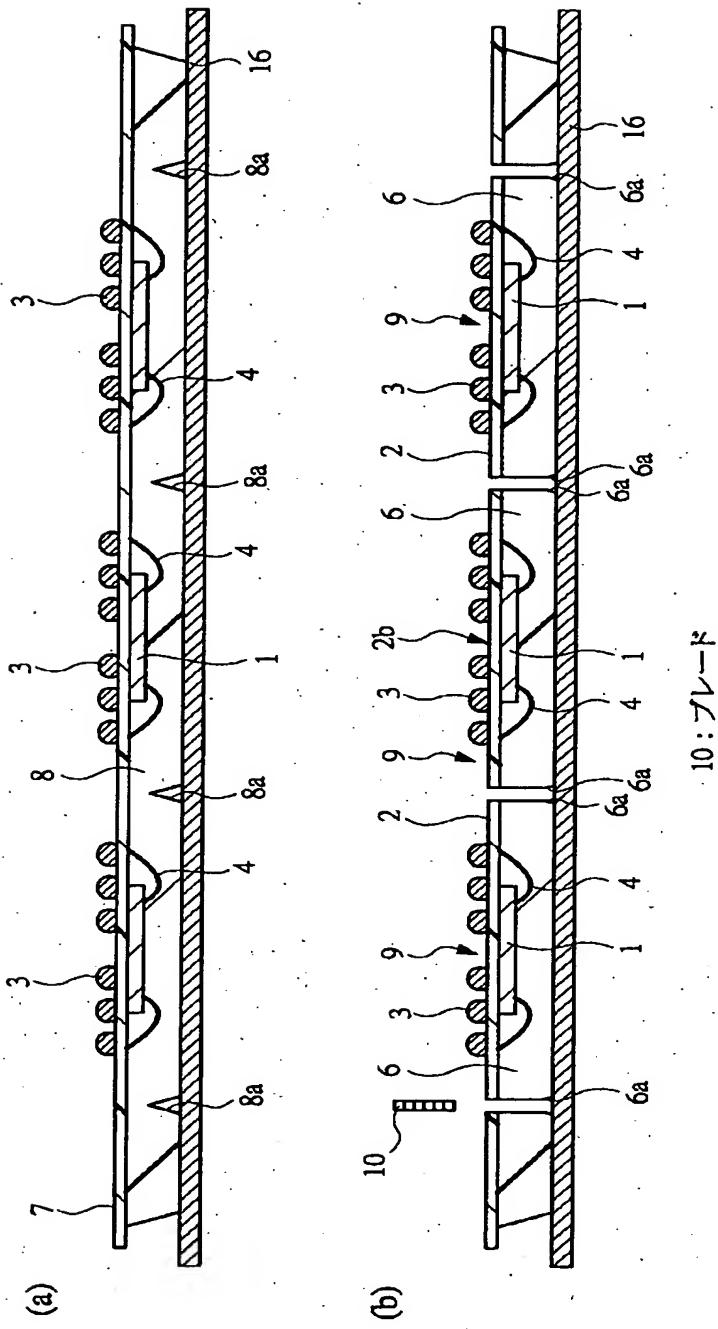
【図10】

図 10



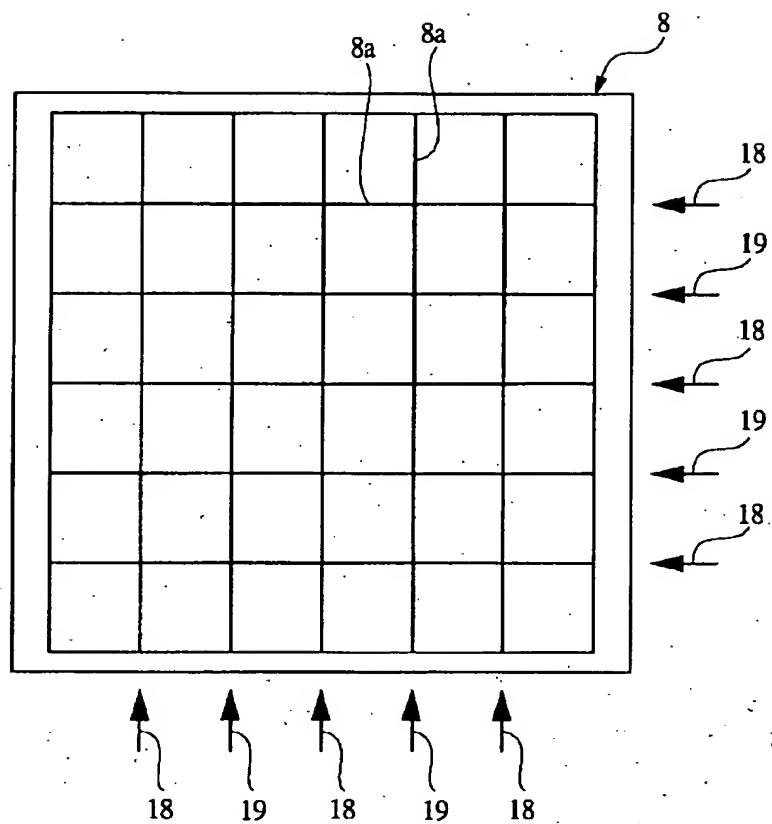
【図11】

図 11



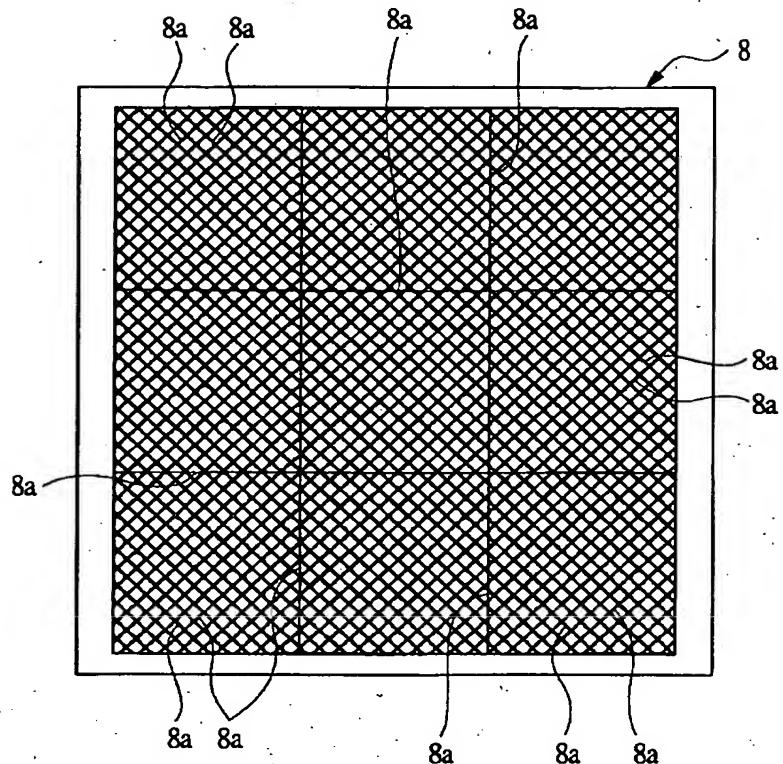
【図12】

図 12



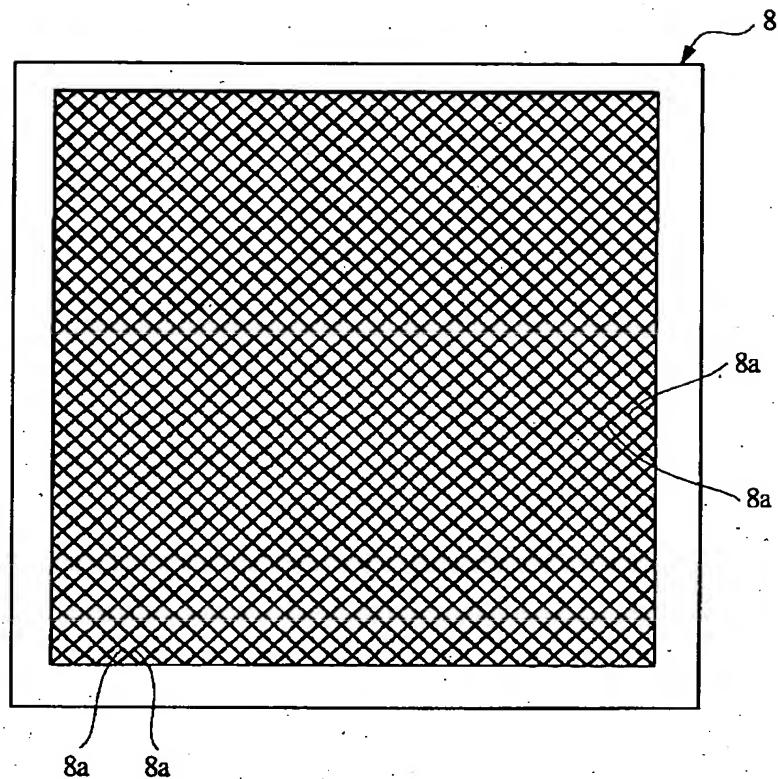
【図13】

図 13



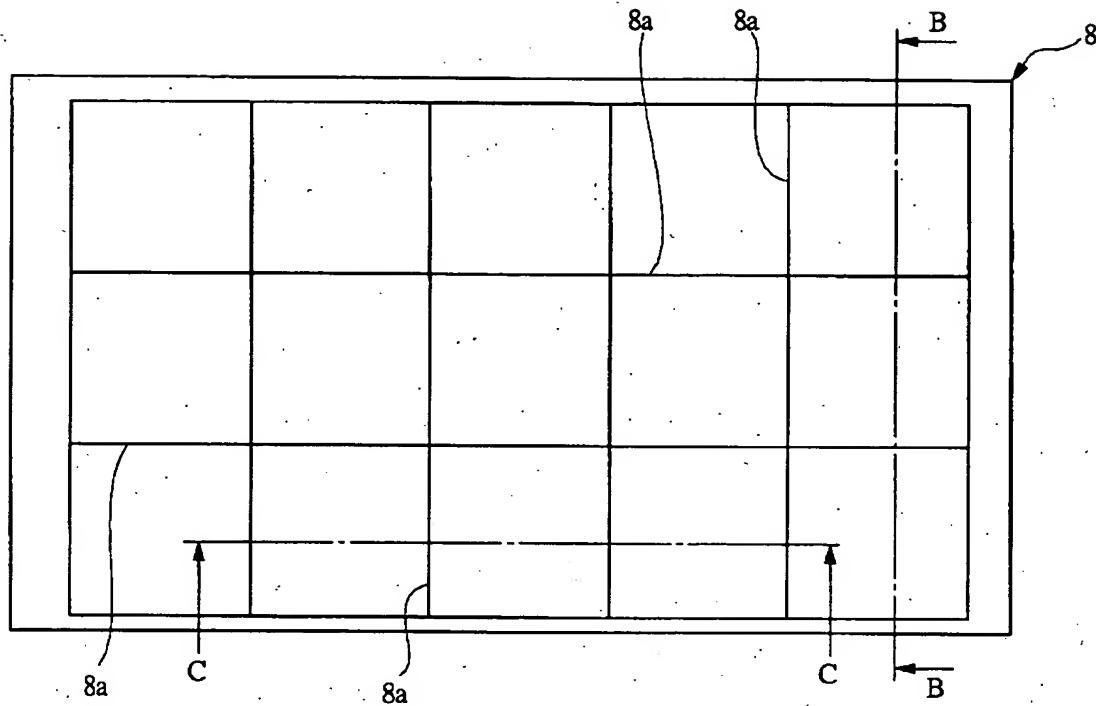
【図15】

図 15



【図16】

図 16



【図17】

図 17

